

产品特点

- 模拟电源电压：3.0V ~ 3.3V
- 数字电源电压：2.5V ~ 3.3V
- 最大采样率：50MSPS
- 信噪比：≥65dB
- 微分线性误差：±1.5LSB
- 功耗：≤414mW
- 模拟输入范围：1VPP ~ 2VPP
- 电路接口：并行 CMOS 电平接口
- ESD 等级：1000V

产品应用

- 高端医疗成像设备
- 通信接收器中频信号采样
- 便携式仪表
- 低功耗数字示波器

产品描述

CBM14AD50Q 型 14 位 50MSPS A/D 转换器是采用 CMOS 工艺制造的单片集成电路。该产品采用流水线 (Pipeline) 结构, 电路内部包含采样/保持放大器、流水线结构 ADC、基准电压、时钟稳定电路和模式选择等电路。

该电路采用 QFN32 封装形式, 外形尺寸为长 5.0mm×宽 5.0mm×高 0.75mm。该产品可完全替代 ADI 公司的 AD9245。

目 录

产品特点.....	1
产品应用.....	1
产品描述.....	1
目录.....	2
功能框图.....	3
时序图.....	3
引脚配置.....	4
引脚简述.....	4
推荐工作条件.....	5
绝对最大额定值.....	5
性能指标.....	5
主要特性曲线图（电特性测试图）	6
典型应用线路图.....	8
产品外形图.....	11
注意事项.....	12
常见故障及处理办法.....	13
包装/订购信息.....	13
修订日志.....	13

功能框图

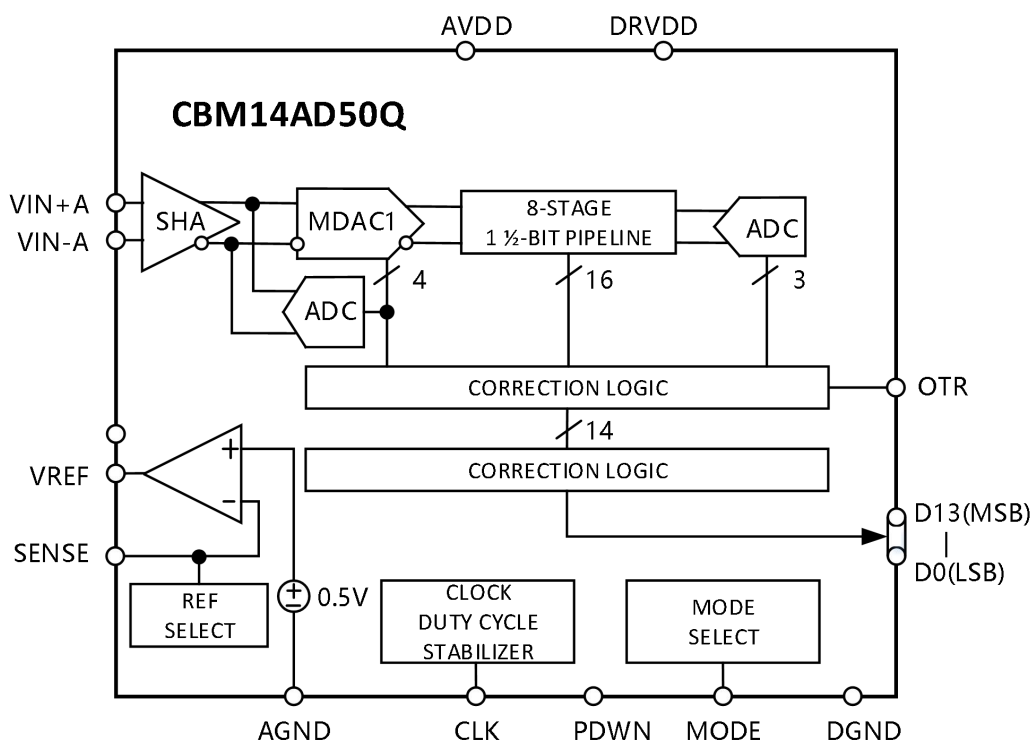


图 1 功能框图

时序图

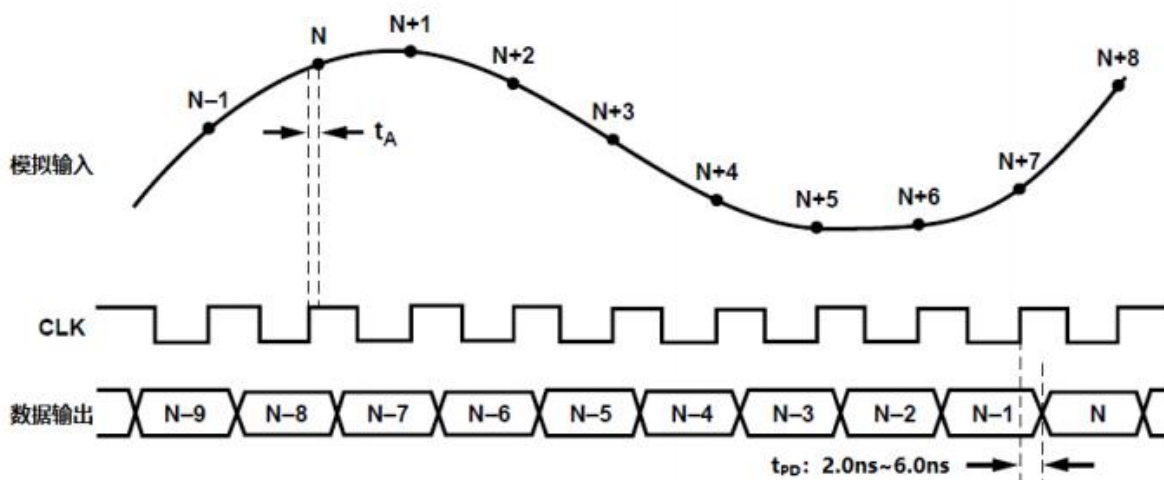


图 2.工作时序图

参数	描述	最小值	典型值	最大值
tA	孔径延迟	--	1.4ns	--
tPD	输出延迟	2.0ns	2.85ns	6.0ns
Latency	流水线延迟	--	7 Cycles	--

引脚配置

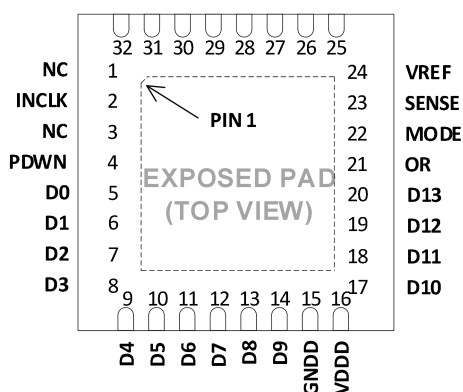


图 3.引脚配置

引脚简述

引出端序号	符号	功能	引出端序号	符号	功能
1	NC	空	17	D10	数据输出位 D10
2	INCLK	时钟输入	18	D11	数据输出位 D11
3	NC	空	19	D12	数据输出位 D12
4	PDWN	省电功能选择	20	D13	数据输出位 D13 (MSB)
5	D0	数据输出位 D0 (LSB)	21	OR	超量程指示
6	D1	数据输出位 D1	22	MODE	数据输出模式选择
7	D2	数据输出位 D2	23	SENSE	参考模式选择
8	D3	数据输出位 D3	24	VREF	参考电压
9	D4	数据输出位 D4	25	VREF-	差分参考负端
10	D5	数据输出位 D5	26	VREF+	差分参考正端
11	D6	数据输出位 D6	27	VDDA	模拟电源
12	D7	数据输出位 D7	28	GNDA	模拟地
13	D8	数据输出位 D8	29	IN+	差分输入正端

14	D9	数据输出位 D9	30	IN-	差分输入负端
15	GNDD	数字地	31	GNDA	模拟地
16	VDDD	数字电源	32	VDDA	模拟电源

注：热沉接模拟地。

推荐工作条件

- 模拟电源电压：3.0V
- 数字电源电压：2.5V
- 差分模拟输入电压 V_{p-p} ：1V/2V
- 时钟频率范围：1MHz ~ 50MHz
- 工作环境温度：-45°C ~ 85°C

绝对最大额定值

- 电源电压：3.9V
- 贮存温度 T_S ：-55°C ~ 125°C
- 结温 T_J ：175°C
- 引线耐焊接温度 $T_H(10s)$ ：300°C

性能指标

(除另有规定外, $V_{DDA}=3V$, $V_{DDD}=2.5V$, $f_{CLK}=50MHz$, $GNDA=GNDD=0V$, $f_{IN}=0.97MHz$, $MODE=PDWN=SENSE=0V$, 内部 1V 基准, 差分模拟输入范围 2VPP, $-40^{\circ}C \leq T_A \leq 85^{\circ}C$)

参数名称	符号	条件	性能指标			单位
			最小值	典型值	最大值	
分辨率	RES		14			Bits
线性误差	EL		-7.5	± 3.4	7.5	LSB
微分线性误差	EDL		-1.5	± 0.9	1.5	LSB
失调误差	EO		-1.2	± 0.09	1.2	%FSR
增益误差	EG		-4.16	± 0.75	4.16	%FSR
基准输出电压	VREF		0.965	0.985	1.035	V
数字输出高电平电压	VOH		2.4	2.5	--	V
数字输出低电平电压	VOL		--	0.003	0.1	V
模拟电源电流	IDDA		--	124	138	mA
数字电源电流	IDDD		--	6	10	mA
功耗	PW		--	390	414	mW

信噪比	SNR		65	67.8	--	dB
信噪失真比	SINAD		64.5	67.5	--	dB
无杂散动态范围	SFDR		70	82	--	dB
转换速率	SR		50	--	--	MSPS

主要特性曲线图（电特性测试图）

1、模拟输入 1MHz 条件下 FFT 谱线

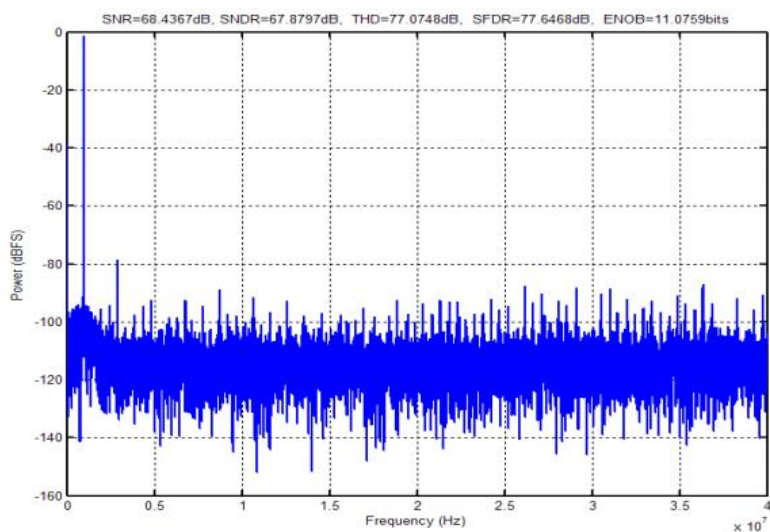


图 4. $f_{CLK}=50\text{MHz}$, $f_{in}=1\text{MHz}$ FFT 谱线

2、模拟输入 10MHz 条件下 FFT 谱线

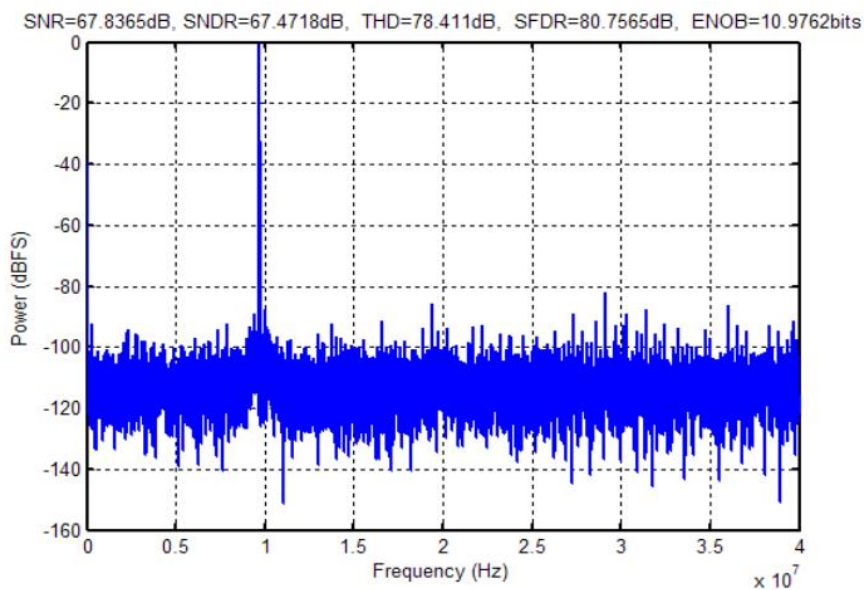


图 5. $f_{CLK}=50\text{MHz}$, $f_{in}=10\text{MHz}$ FFT 谱线

3、微分误差 (EDL) 曲线

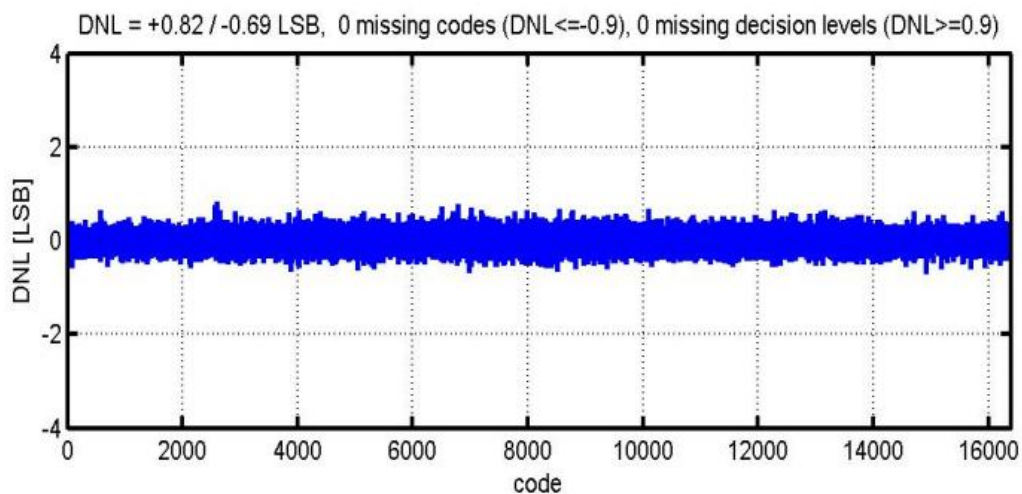


图 6. 微分误差 (EDL) 测试曲线

4、线性误差 (EL) 曲线

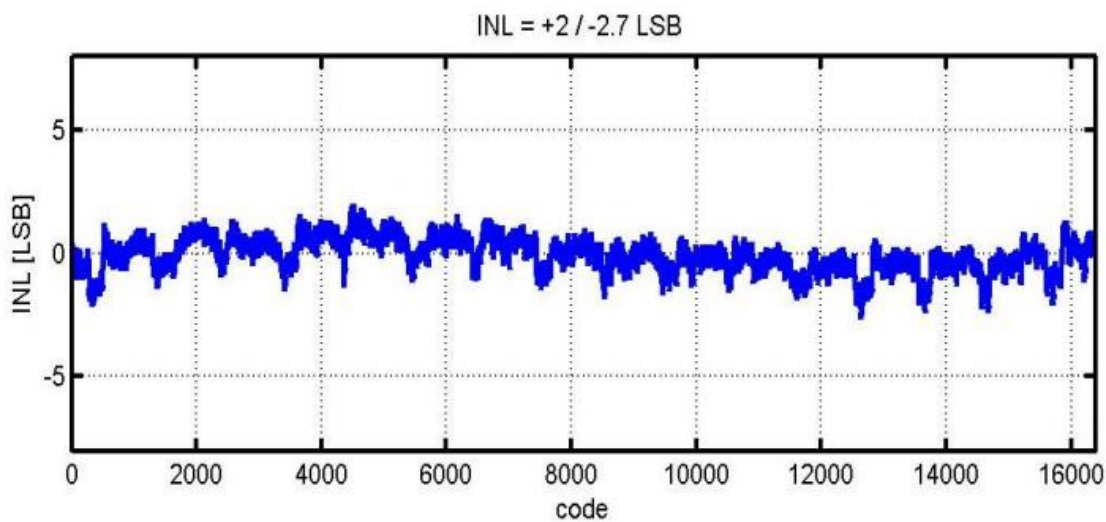


图 7. 线性误差 (EL) 曲线

典型应用线路图

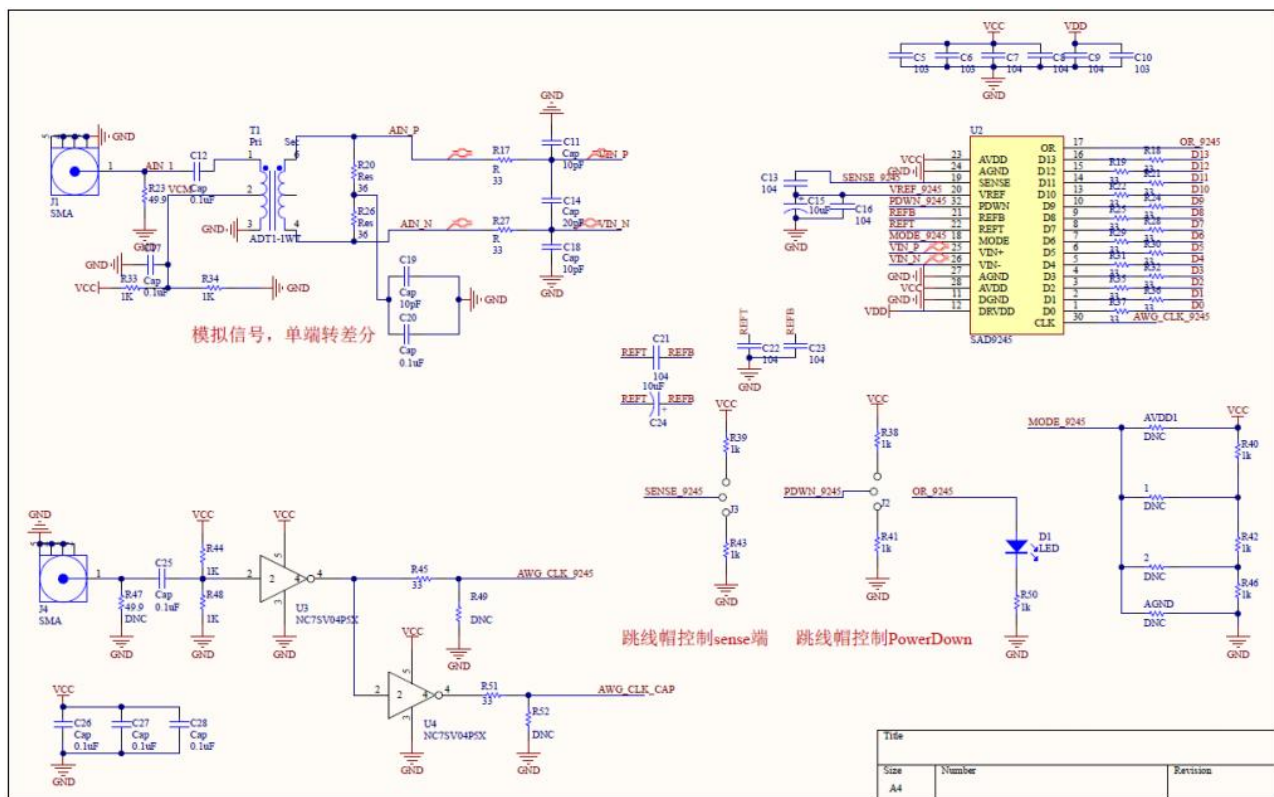


图 8. CBM14AD50Q 主电路图

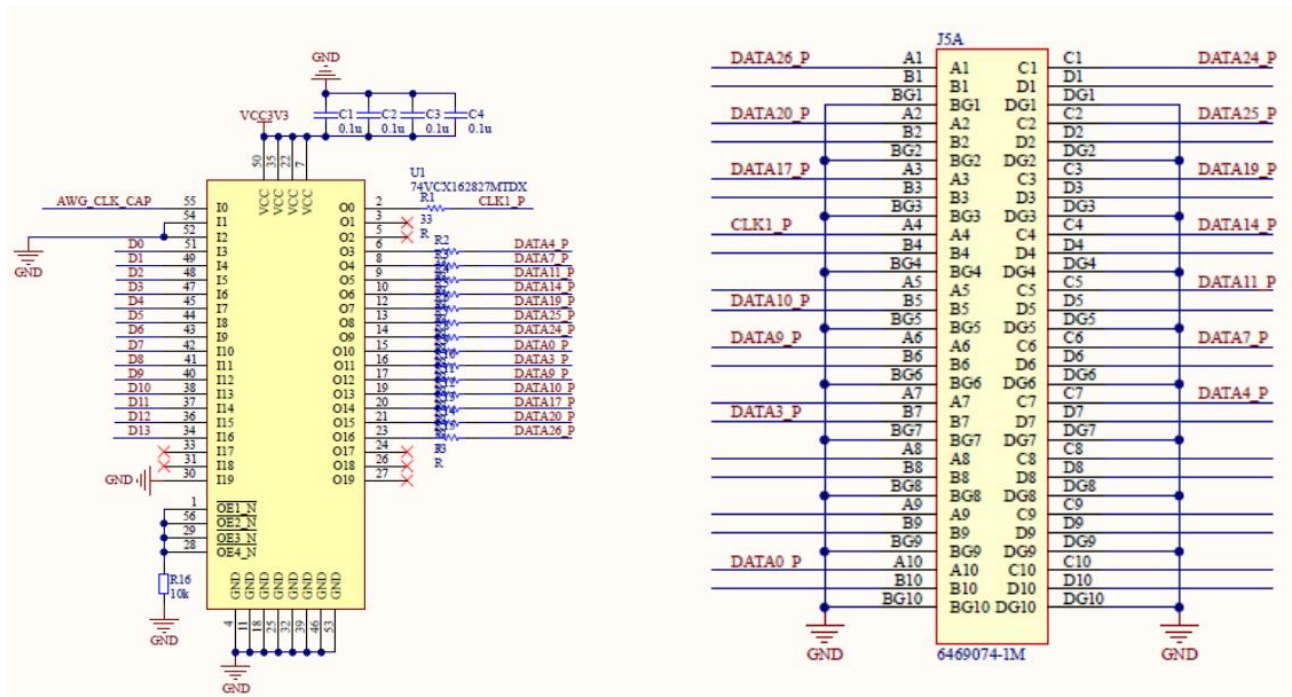


图 9. Buffer 缓冲及 FPGA 接口电路图

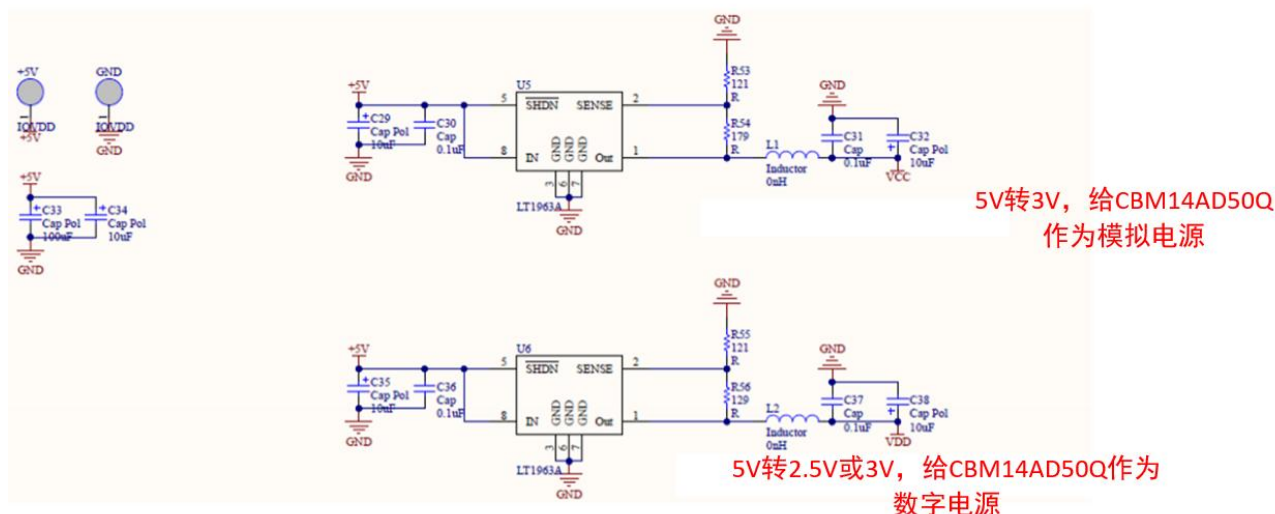


图 10. 电源模块电路图

1. 模拟输入范围与参考电压选择

CBM14AD50Q 的模拟输入范围为 1VPP ~ 2VPP, 可根据模拟输入范围对参考电压进行调整。电路内部产生一稳定、精确的参考电压, 使用时可选择内部参考, 也可选用外部参考, 还可通过编程确定其参考电压值 (见图 11), 使用方式由参考电压选择端 SENSE 控制, 模拟输入范围与参考电压选择如表 1 所示。

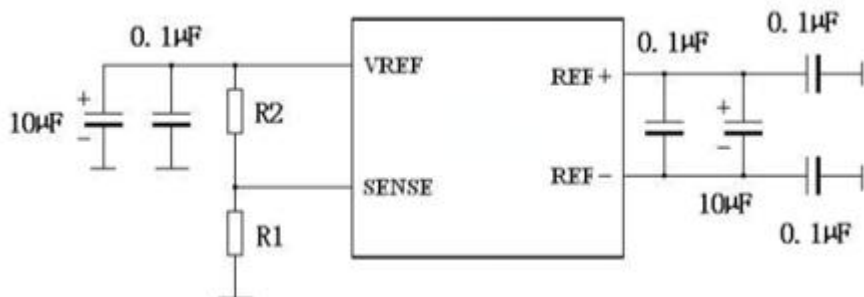


图 11. 可编程参考电压使用连接图

表 1 模拟输入范围与参考电压选择使用连接表

工作模式	SENSE	参考电压输出 VREF	差分模拟输入峰值电压 VPP
外加参考电压	VDDA	--	2×外加参考电压
固定内参考电压	VREF	0.5V	1.0V
可编程参考电压	0.2V ~ VREF	$0.5V \times (1 + R2/R1)$	2×VREF
固定内参考电压	≤0.2V	1.0V	2.0V

2. 省电模式

本产品设有省电模式控制端 PDWN，PDWN 为高电平时，电路处于省电模式，电路只有 15mW 的功耗，各输出为高阻状态；PDWN 为低电平时，电路处于正常工作状态。省电模式控制如表 2 所示。

表 2 CBM14AD50Q 省电模式控制表

PDWN	功能
H	省电模式
L	正常工作

注：PDWN 控制电平为 CMOS 电平，悬空为低电平（L）。

3. 输出数据格式及时钟稳定功能

CBM14AD50Q 输出数据有两种格式：二进制补码和二进制偏移码，用户可根据需要通过 MODE 进行控制；电路内部含有时钟稳定电路，也可通过 MODE 进行选择，控制如表 3 所示。

表 3 CBM14AD50Q 输出数据格式及时钟稳定功能控制表

MODE	输出数据格式	时钟稳定功能
VDDA	二进制补码	关闭
2/3 VDDA	二进制补码	开启
1/3 VDDA	二进制偏移码	开启
GND _A (默认值)	二进制偏移码	关闭

4. 模拟输入

CBM14AD50Q 模拟输入可以采用差分输入的形式，也可采用单端输入的形式。差分输入模式可采用

放大器驱动，也可采用变压器驱动，如图 12 所示。单端输入结构如图 13 所示。

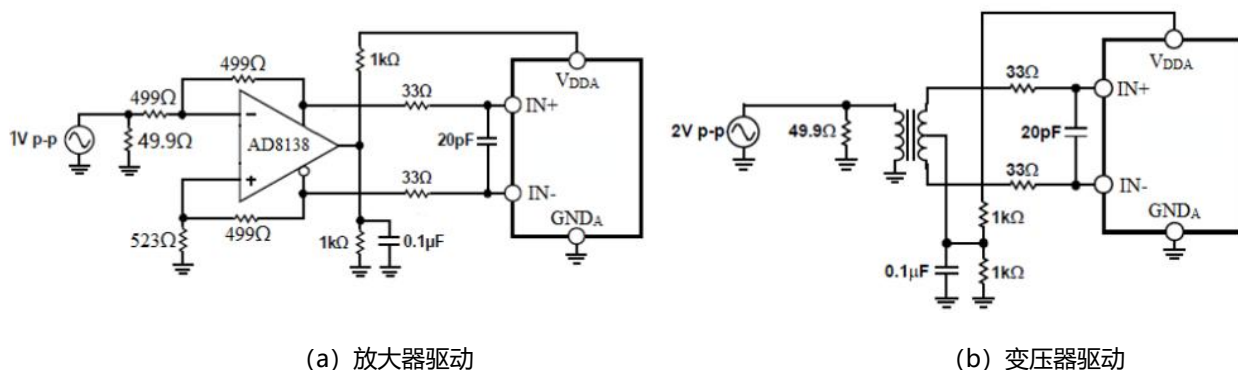


图 12. CBM14AD50Q 差分输入结构

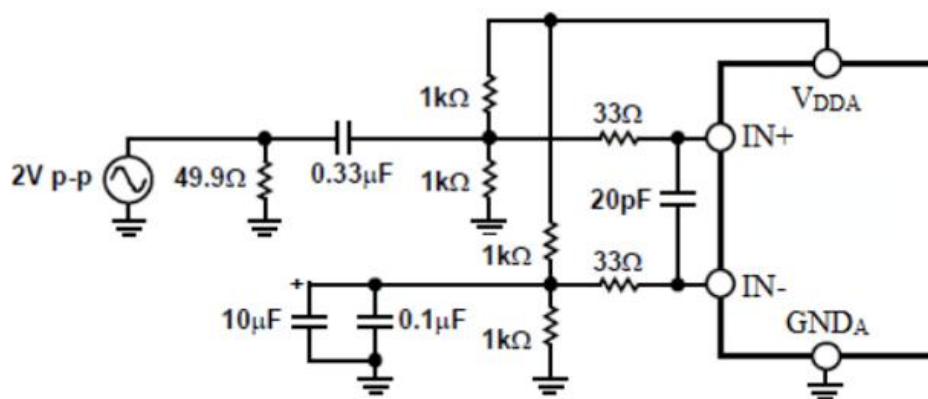


图 13. CBM14AD50Q 单端输入结构

产品外形图

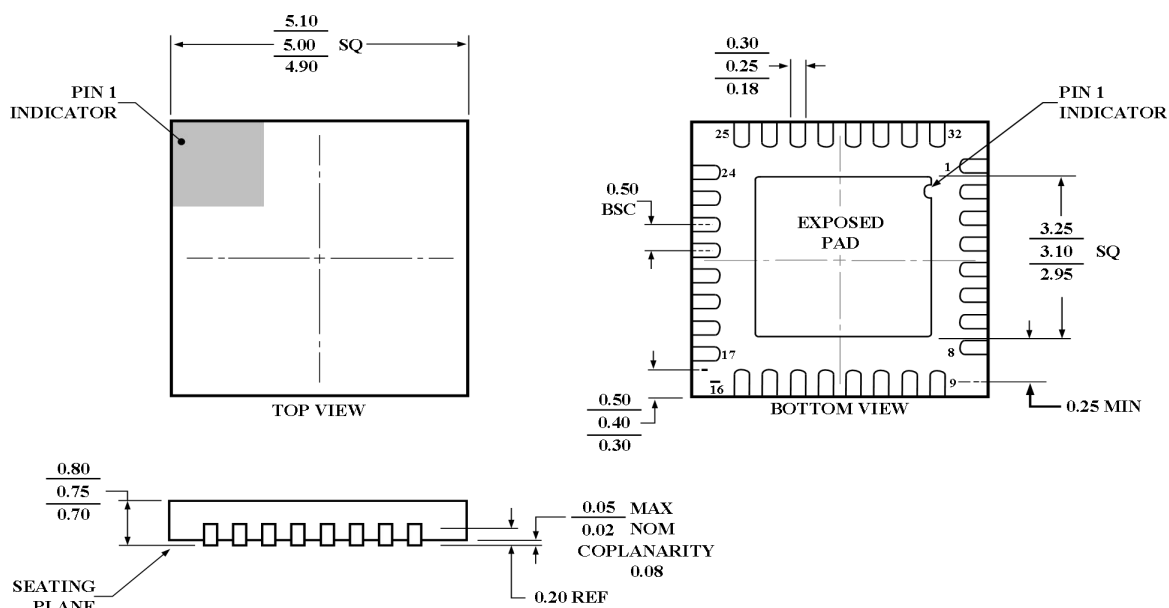


图 14. 外形图

注意事项

1. 产品安装注意事项:

- 1) 焊接时请注意器件方向, 以免焊错。
- 2) 调试电路所用的仪器、仪表一定要有良好的统一接地。PCB 板设计请务必保持接地良好、电源去耦。
- 3) 应注意不要将电源接反及输入输出端与电源短路, 易造成电路损坏。
- 4) 电装说明:
 - ① 本产品潮湿敏感等级为 MSL3, 将产品从防潮袋中取出, 进行干燥储存或烘干后到回流焊所暴露在外部环境的允许时间为: $\leq 30^{\circ}\text{C}/60\text{RH}\%$, 168h 车间寿命;
 - ② 产品在组装之前, 若未干燥保存, 需要在 125°C 条件下烘烤 12~24h, 以去除内部湿气 (注: 产品烘烤后, 环境特别干燥, 极易产生静电, 要注意 ESD 保护)。
 - ③ 板级组装建议采用有铅回流焊 (Sn63Pb37), 推荐峰值温度范围 $210^{\circ}\text{C}\sim 230^{\circ}\text{C}$, 最大峰值温度不建议超过 245°C , 峰值温度 $\pm 5^{\circ}\text{C}$ 以内停留时间 $\leq 20\text{s}$, 液相线以上停留时间 60~90s。升温速率 $\leq 3^{\circ}\text{C}/\text{s}$, 降温速率 $\leq 6^{\circ}\text{C}/\text{s}$;
 - ④ 若采用无铅回流焊 (SAC305), 推荐峰值温度范围 $230^{\circ}\text{C}\sim 245^{\circ}\text{C}$, 最大峰值温度不建议超过 260°C , 峰值温度 $\pm 5^{\circ}\text{C}$ 以内停留时间 $\leq 20\text{s}$, 液相线以上停留时间 60~90s。升温速率 $\leq 3^{\circ}\text{C}/\text{s}$, 降温速率 $\leq 6^{\circ}\text{C}/\text{s}$;
 - ⑤ 本产品焊接端表面处理方式为电镀纯锡
 - ⑥ 本产品侧面焊盘为裸铜, 不具备焊接润湿性, 侧面不要求补焊爬锡

2. 产品使用注意事项:

- 1) 上电要求: 推荐模拟电源、数字电源同时上电或模拟电源先上电。
- 2) 为保证电路动态性能, 建议逻辑输入端口 (INCLK、PDWN) 的逻辑输入高电平 $\geq 2.8\text{V}$, 逻辑输入低电平 $\leq 0.2\text{V}$,
- 3) CBM14AD50Q 前端使用运放时, 运放的输出摆幅需大于 CBM14AD50Q 的模拟输入范围, 以保证输入信号的完整性。
- 4) CBM14AD50Q 基准输出端 (VREF、VREF+、VREF-) 的去耦电容采用 ESR 较小的电容。
- 5) 应用中, 建议 PCB 大面积接地。这样可以消除由于接地点的不同而可能存在的电位不同, 同时可以降低电路板产生的电容对电路的影响。
- 6) 每个电源引脚需要就近接 1 个 $1\mu\text{F}$ 或 $0.1\mu\text{F}$ 的电容。
- 7) 模拟输入部分, 如果采取差分输入, 差分输入部分走线必须等长。
- 8) 数字电源和模拟电源需要分开。
- 9) 数字输出走线尽可能短, 建议后级接数字驱动器。

3. 产品防护注意事项:

本产品静电放电等级为 1C 级, 在测试、搬运、储藏过程中, 应注意静电防护; 本产品贮存环境为: 温度 10°C ~ 25°C, 相对湿度 25% ~ 70%。

常见故障及处理办法

1. 无输出信号: 检查时钟引出端是否有时钟输入, 检查电源、地信号连接是否正常, 保证输入电压、基准电压准确;
2. 输出数据抖动: 检查外部电路和连接, 保证基准电压稳定。
3. 器件工作不稳定: 检查电源, 保证电源电压稳定。

包装/订购信息

产品名称	订单编码	温度范围	产品封装	运输及包装数量	包装标记
CBM14AD50Q		-40°C~85°C	QFN-32	Tray, 490	

修订日志

版本	修订日期	变更内容	变更原因	制作	审核	备注
V1.0	2025.1.20			WW	LYL	初版生成
V1.1	2025.6.23	产品描述错误更新	错误更新	WW	LYL	